

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-228457

(P2001-228457A)

(43) 公開日 平成13年8月24日 (2001.8.24)

| (51) Int.Cl. <sup>7</sup>            | 識別記号  | F I           | テーマコード* (参考)      |
|--------------------------------------|-------|---------------|-------------------|
| G 0 2 F 1/133                        | 5 5 0 | G 0 2 F 1/133 | 2 H 0 9 2         |
| 1/1343                               |       | 1/1343        | 2 H 0 9 3         |
| G 0 9 G 3/20                         | 6 2 4 | G 0 9 G 3/20  | 6 2 4 B 5 C 0 0 6 |
| 6 8 0                                |       |               | 6 8 0 C 5 C 0 8 0 |
|                                      |       |               | 6 8 0 G 5 F 1 1 0 |
| 審査請求 未請求 請求項の数 9 O L (全 17 頁) 最終頁に続く |       |               |                   |

(21) 出願番号 特願2000-311998(P2000-311998)

(22) 出願日 平成12年10月12日 (2000. 10. 12)

(31) 優先権主張番号 特願平11-348603

(32) 優先日 平成11年12月8日 (1999. 12. 8)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 ▲高▼藤 裕

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(74) 代理人 100062144

弁理士 青山 葆 (外1名)

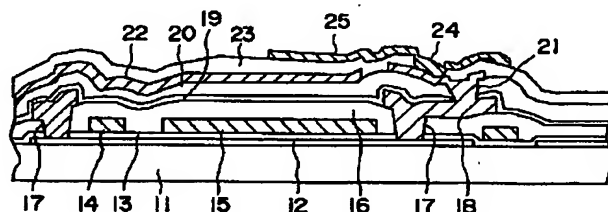
最終頁に続く

## (54) 【発明の名称】 液晶表示装置

## (57) 【要約】

【課題】 高品位な表示が可能な液晶表示装置を提供する。

【解決手段】 T F Tの活性層となる a - S i 膜 1 2 に N i を添加することによって結晶生成を促進して多結晶 S i に結晶化する。こうして、従来的高温ポリシリコン T F T の約 2 倍～2.5 倍の移動度を有する T F T を得る。したがって、この T F T を用いて駆動回路一体型パネルを構成することによって、従来のポリシリコン T F T 用いた駆動回路一体型パネルの 2 倍以上の動作速度を実現できる。すなわち、この駆動回路一体型パネルによれば、フレーム反転駆動を行うに際して、フレーム周波数を約 2 倍に上げてフリッカの防止を図って、外部回路の規模を増加させたり、水平駆動回路を複雑化することとはなく、高品位な表示を得ることができる。



## 1

## 【特許請求の範囲】

【請求項 1】 駆動回路を表示部と同一の基板上に形成し、上記駆動回路および表示部を構成する薄膜トランジスタの活性層は結晶生成が促進された多結晶シリコンで構成されているアクティブマトリックス駆動方式の液晶表示装置において、

上記駆動回路は、1 フレームの画面全体の全絵素に同一極性のデータを書き込むと共に、時間軸において互いに隣接するフレームには互いに極性が異なるデータを概 100 Hz 以上のフレーム周波数で書き込むようになって

いることを特徴とする液晶表示装置。

【請求項 2】 請求項 1 に記載の液晶表示装置において、空間的に離れて、ゲートバスラインと補助容量共通線とが平行して形成されており、

同一画素に対応している上記ゲートバスラインと補助容量共通線との間のスペースを、表示に利用可能な光透過部と成すことを特徴とする液晶表示装置。

【請求項 3】 請求項 1 または請求項 2 に記載の液晶表示装置において、

上記駆動回路を構成するデータ駆動回路からのデータを上記表示部の各絵素電極に供給するソースバスラインと上記絵素電極との間に、電気的遮蔽手段を備えたことを特徴とする液晶表示装置。

【請求項 4】 請求項 1 乃至請求項 3 の何れか一つに記載の液晶表示装置において、

上記駆動回路を構成するデータ駆動回路は、並列化処理された複数のデータを同時にサンプリングする点順次駆動を行うようになっていることを特徴とした液晶表示装置。

【請求項 5】 請求項 1 乃至請求項 4 の何れか一つに記載の液晶表示装置において、

上記表示部は、1 絵素の配列ピッチが概  $25 \mu\text{m} \times 25 \mu\text{m}$  以下であることを特徴とする液晶表示装置。

【請求項 6】 請求項 4 または請求項 5 に記載の液晶表示装置において、

上記並列化処理は、上記データ駆動回路が表示すべき原データ信号のドットクロックを、一つのデータ当り 12 MHz 以上にするように行うことを特徴とする液晶表示装置。

【請求項 7】 駆動回路と表示部とを有するアクティブマトリックス駆動方式の液晶表示装置において、

上記駆動回路は、1 フレームの画面全体の全絵素に同一極性のデータを書き込むと共に、時間軸において互いに隣接するフレームには互いに極性が異なるデータを書き込むようになっており、

上記表示部におけるソースバスラインの延在方向に隣接する絵素電極間には、当該隣接絵素電極の電極間容量、あるいは、薄膜トランジスタのドレインに接続されて当該隣接絵素電極の下部に絶縁膜を介して形成された導電

## 2

性の遮光層と当該隣接絵素電極との重なり部分による容量が、形成されていることを特徴とする液晶表示装置。

【請求項 8】 請求項 7 に記載の液晶表示装置において、

上記ソースバスラインの延在方向に隣接する絵素電極間のスペースを、当該絵素電極におけるソースバスラインの延在方向への長さの概 15% 以下とすることにより、当該隣接絵素電極の電極間容量を得ることを特徴とする液晶表示装置。

10 【請求項 9】 請求項 7 に記載の液晶表示装置において、

上記表示部は、各絵素毎に補助容量を有すると共に、上記ソースバスラインの延在方向に隣接する絵素電極間の容量は、寄生容量も含めた当該絵素電極に係る補助容量の 0.5% 以上且つ 10% 以下であることを特徴とする液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、薄膜トランジスタ (TFT) で駆動する所謂アクティブマトリックス駆動型の液晶表示装置に関し、特に小型のプロジェクション用に用いられる液晶表示装置に関する。

## 【0002】

【従来の技術】 従来よりプロジェクション装置に使用されている小型のアクティブマトリックス駆動液晶表示装置における駆動システムの構成例を図 13 に示す。また、駆動法の一例を図 17 に模式的に示す。従来のプロジェクション装置に使用される小型のアクティブマトリックス駆動液晶表示装置においては、ドライバ LSI

30 (大規模集積回路) の接続ピッチを極めて小さくする必要があるため、一般にはポリシリコン TFT を用いてドライバを一体集積化した所謂ドライバモノリシック型の液晶表示装置が用いられる。

【0003】 その駆動は、図 13 に示すように、表示すべきビデオデータ信号がアナログ信号で入力され、一旦 A/D コンバータ 1 でデジタル信号に変換した後、処理部 2 によって、表示データ電圧に対し液晶の電気光学応答 (すなわち、V-T カーブ) に合わせるためにガンマ補正を掛けたり、画面のフォーマット変換のためのスケールリング等の処理を行う。この処理後の信号は、D/A コンバータ 3 で再度アナログ信号に変換された後、複数のサンプルホールド回路 4 によって多相の並列信号に変換される。そうした後、多相化の相数に応じて周波数が「1/相数」に下げられ、線型増幅回路 (図示せず) を経て液晶表示パネルのデータ駆動回路に供給される。

【0004】 これ等のデータ信号は、上記データ駆動回路において、水平走査回路の出力によって制御されるアナログスイッチ (図示せず) の開閉によって、ソースバスラインに有する容量に順次ホールドされる。そして、このソースバスラインにホールドされたデータ信号は、1

## 3

水平走査期間が終了するまで上記ソースバスラインにTFTを介して接続された各絵素の容量に転送され、1水平走査期間が終了した後は上記絵素の容量にホールドされる。

【0005】一方、液晶の駆動においては、電気化学反応による配向膜や液晶の劣化防止あるいは焼き付き残像の防止のために、液晶に印加される電圧を交流にする必要がある。そのため、図17(b)に示すように、1フレーム毎にビデオデータ信号の極性を切り換えて交流駆動を行う。その結果、TFTのオン/オフによって電位の定まる絵素電極とそれ等の中間電位に設定された対向電極との間に、フレーム毎に交互に極性が切り換る信号電圧が印加されるのである。

【0006】ところで、液晶は、実効値に対して応答するために、正負交互に印加される電圧波形が完全に対称であれば、光学的な応答はフレームが切り換る周波数(フレーム周波数)で応答する。ところが、波形が少しでも非対称であると、周波数がフレーム周波数の1/2である分周成分が生じる。そして、TFTの特性は正負が完全に対称ではなく、スイッチングによるフィードスルーによる直流電位のオフセットも生じる。そこで、これらの影響を相殺するように対向電極の電位を設定している。しかしながら、仮にあるデータ電圧に対して正負が完全に対称となるように調整したとしても、液晶の容量やTFTの容量の非線型性あるいは線型増幅回路のゲインの正負非対称性やオフセットのために、全てのデータ電圧に対して完全に対称とすることは極めて困難であり、完全に対称にできたとしても経時変化によってずれると非対称になってしまう。

【0007】通常、フレーム周波数は60Hz〜85Hzでその1/2の成分は30Hz〜43Hzであり、人間の目にちらつき(フリッカ)として観測されるため表示品位が著しく損なわれる。これを避けるために、従来は、図17(a)に示すように、液晶が点滅する周波数を疑似的に2倍にしてフリッカを見えなくする所謂ライン反転駆動を行っている。

## 【0008】

【発明が解決しようとする課題】しかしながら、上記従来のプロジェクション装置に使用される小型のアクティブマトリックス駆動液晶表示装置には、以下のような問題がある。すなわち、上記液晶表示装置の駆動法(図17(a)に示す例では水平ライン反転駆動)では、フリッカを避けるために、隣接する絵素電極には逆極性の電圧が印加される。そのために、逆極性の電圧で挟まれる絵素電極の電極端付近では、当該絵素電極と対向電極との間の一樣な電界(以下、縦電界と言う)が乱れ、横方向の電界(以下横電界と言う)成分が生じる。したがって、例えば、通常のTN(ツイステッド・ネマティック)モードにおいては、プレティルトに応じて逆のプレティルト領域が生じ、偏光板をクロスニコルに設定したノーマリホ

## 4

ワイトモードの場合には、プレティルト領域と逆プレティルト領域との境界およびその近傍において、黒表示時に光漏れする領域、及び、表示データ電圧に対する液晶の電気光学応答(V-Tカーブ)が高電圧側にずれる領域が生じ、コントラストが著しく低下する。また、偏光板をパラレルニコルに設定したノーマリブラックモードの場合には、横電界によって生じる上述の影響によって白レベルの透過率低下を来すのみならず、可視光全域で同じ旋光性が得られないため高コントラストおよび色に偏りの無い中性の黒を実現することが困難である。したがって、TNモードにおける実用的な表示は、偏光板をクロスニコルに設定したノーマリホワイトモードに限られてしまう。

【0009】上記ノーマリホワイトモードにおいて十分な表示品位を得るには、上述した光抜けする領域やV-Tカーブが高電圧側にずれる領域を遮光する必要がある。この光抜けする領域やV-Tカーブが高電圧側にずれる領域の影響は、絵素端から概ね一定の領域を占めるために、特に絵素サイズが小さい場合に顕著になる。従来のプロジェクション装置に使用される小型のアクティブマトリックス駆動液晶表示装置等においては、駆動上の問題が生じ難いために当初ソースライン反転駆動が行われていた。ところが、絵素サイズが微細化するに連れて、上記遮光すべき領域が相対的に大きくなって開口率が著しく低下するという事態に至った。

【0010】表示部では、図12に示すように、縦方向にはソースバスライン5だけが設けられているのに対して、横方向にはゲートバスライン6と絵素補助容量の共通配線7が設けられている。したがって、元々縦方向よりも横方向に光が透過しない領域が大きくなっている。そこで、この元々横方向に光が透過しない領域を上記遮光すべき領域として利用するために、駆動上の問題はあ

るが水平ライン反転駆動とし、上記遮光すべき領域8をソースバスライン5の延在方向に隣接する絵素9、9間に設けることによって開口率の低下を防止するようになってきている。

【0011】しかしながら、従来のプロジェクション装置に使用される小型のアクティブマトリックス駆動液晶表示装置等においては、更に絵素サイズが小さくなった場合には、上記絵素電極の上下端付近でコントラストが著しく低下する領域の更なる遮光が必要になるため、更に開口率を高めるのは極めて困難である。このような反転駆動に関わる問題解決の手段として、図17(b)に示すように、ライン反転駆動等の空間反転表示を無くす駆動(以下、フレーム反転駆動と言う)を行うことで解決できる。

【0012】ところが、上記フレーム反転駆動では、光学的な応答はフレームが切り換る周波数(フレーム周波数)で応答する。ところが、波形が少しでも非対称であると、周波数がフレーム周波数の1/2である分周成分

10

20

30

40

50

が生じる。上述したように、TFTの特性は正負完全に  
対称ではなく、全てのデータ電圧に対し完全に対称とす  
ることは極めて困難であり、経時変化によってずれが生  
ずるために、波形は非対称となってしまう。

【0013】通常、フレーム周波数は60Hz～85Hz  
であり、その1/2の成分は30Hz～43Hzである。  
そして、この1/2の成分はフリッカとして観測される  
ため表示品位が著しく損なわれる。これを避けるため、  
フレーム周波数を約2倍に上げることによってフリッカ  
を防止する方法が特開平9-204159号公報に開示  
されている。

【0014】しかしながら、上記従来のプロジェクシ  
ョン装置に使用される小型のアクティブマトリックス駆動  
液晶表示装置においては、上述のごとくドライバLSI  
の接続ピッチを極めて小さくするために、ポリシリコン  
TFTによるドライバモノリシック構造が採用されてい  
る。そして、ポリシリコンTFTは、その特性が単結晶  
シリコンのトランジスタの特性に対して大幅に劣ってい  
るために高速動作に限度がある。そこで、従来のプロジ  
ェクション装置に使用される小型のアクティブマトリッ  
クス駆動液晶表示装置においては、動作周波数を下げる  
ために、図13に示すごとく、アナログのサンプルホ  
ールド回路4で多相の並列信号に変換して液晶表示パネル  
側のデータ駆動回路に供給している。例えば、XGA  
(エクステンディット・ビデオ・グラフィックス・アレイ)  
の表示を行う場合には、ビデオ信号を1液晶表示装置当  
り12相もの多数に分割し、液晶表示パネル側のデータ  
駆動回路によってXGAの源データ信号の速度を1/1  
2まで落として動作させている。

【0015】従って、この状態においてフレーム周波数  
を2倍に上げてフリッカを防止する場合には、ビデオ転  
送レートを通常のレートにするためにビデオ信号を24  
(=12×2)相に分割する必要がある。したがって、外  
部回路の規模を増加させてコストアップを招くばかりで  
なく、上記液晶表示パネルへの入力端子の接続数が増加  
し、水平駆動回路が複雑化することによって歩留の低下  
を招くという問題がある。また、フレーム反転駆動を行  
う場合には、ソースバスラインと表示絵素との間に寄生  
容量が存在し、開口率を高めるために上記補助容量の面  
積を小さくすると必然的に上記寄生容量の比率が増加し  
てクロストークの発生が避けられず、画質の著しい低下  
を招くという問題がある。

【0016】一方、データドライバから供給される表示  
データ(ビデオ信号)の電圧に、上記データドライバのト  
ランジスタの耐圧や消費電力の観点から制限がある。そ  
のため、水平ライン反転駆動を行う場合には、上下に隣  
接する画素間の容量のために電圧ロスが生じ、より高い  
駆動電圧が必要となるため、液晶に印加される駆動電圧  
が不足し、特にノーマリホワイトモードの表示において  
は高コントラストを実現するのは困難であるという問題

がある。

【0017】さらに、上記水平ライン反転駆動では、デ  
ータドライバの構造が、水平走査回路の出力によって制  
御されるアナログスイッチによって、ビデオ信号を順次  
ソースバスラインが有する容量にホールドして行く構造  
である場合であって、ビデオ信号を多相に分割し周波数  
を落として並列に供給する駆動法を実行する場合におい  
ては、次のような問題がある。すなわち、通常、上記分  
割した多相のビデオ信号を同時にアナログスイッチによ  
ってサンプルするのであるが、左右の絵素間に容量結合  
がある場合には、同時にサンプルされる絵素ブロックと  
次にサンプルされる絵素ブロックとにおける互いに隣接  
する絵素のホールド電位が変動することになり、縦縞と  
なって観測されるという問題がある。

【0018】そこで、この発明の目的は、高コントラ  
ストと高開口率とを両立させ且つ高品位な表示が可能な液  
晶表示装置を提供することにある。

【0019】

【課題を解決するための手段】上記目的を達成するた  
め、第1の発明は、駆動回路を表示部と同一の基板上に  
形成し、上記駆動回路および表示部を構成するTFTの  
活性層は結晶生成が促進された多結晶シリコンで構成  
されているアクティブマトリックス駆動方式の液晶表示  
装置において、上記駆動回路は、1フレームの画面全体  
の全絵素に同一極性のデータを書き込むと共に、時間軸  
において互いに隣接するフレームには互いに極性が異な  
るデータを概100Hz以上のフレーム周波数で書き込  
むようになっていることを特徴としている。

【0020】上記構成によれば、結晶生成を促進して  
形成したポリシリコンを活性層に用いたTFTを用いて  
いる。したがって、通常のポリシリコンを活性層に用い  
たTFTに対して約2倍の移動度を有し、通常のフレー  
ム周波数である略60Hzに対して倍速のフレーム周波  
数でフレーム反転駆動を行うことが可能になる。その結  
果、ソースバスライン方向に隣接する絵素間に横電界が  
発生することではなく、ノーマリホワイトモードの場合の  
黒表示における光漏れに起因するコントラスト低下が防  
止される。さらに、倍速でのフレーム反転駆動によっ  
て、データ電圧の非対称性や、TFT特性の非対称性  
や、データ電圧の経時変化等に起因して、データ信号の  
波形が非対称となって1/2の分周成分が生じても、そ  
の分周成分がフリッカとして観測されることはない。実  
際には、概100Hz以上のフレーム周波数によってフ  
レーム反転駆動を行えば、倍速のフレーム周波数と同じ  
ような効果が得られるのである。

【0021】また、上記第1の発明の液晶表示装置は、  
上記駆動回路を構成するデータ駆動回路からのデータを  
上記表示部の各絵素電極に供給するソースバスラインと  
上記絵素電極との間に、電氣的遮蔽手段を備えることが  
望ましい。

【0022】上記構成によれば、ソースバスラインと絵素電極との間に設けられた電氣的遮蔽手段の機能によって、上記ソースバスラインと絵素電極との間の容量の影響が軽減され、縦方向のクロストークが防止される。

【0023】また、上記第1の発明の液晶表示装置は、上記駆動回路を構成するデータ駆動回路を、並列化処理された複数のデータを同時にサンプリングする点順次駆動を行うように成すことが望ましい。

【0024】上記構成によれば、上記駆動回路によってフレーム反転駆動を行うことによって、同時にサンプリングされる絵素ブロックにおける次にサンプリングされる絵素ブロックと接する絵素電極の電位変動が抑えられる。こうして、ブロック縞が防止される。

【0025】また、上記第1の発明の液晶表示装置は、上記表示部における1絵素の配列ピッチを概 $25\mu\text{m} \times 25\mu\text{m}$ 以下とすることが望ましい。

【0026】上記構成によれば、1絵素の配列ピッチが概 $25\mu\text{m} \times 25\mu\text{m}$ 以下である高精細な液晶表示装置において、絵素の開口率が高められ、コントラストが高くフリッカのない高品位な画像が表示される。

【0027】また、上記第1の発明の液晶表示装置における上記並列化処理は、12分割以下とすることが望ましい。したがって、上記データ駆動回路が表示すべき原データ信号のドットクロックを、一つのデータ当り12MHz以上にするように行うことが望ましい。

【0028】上記構成によれば、原データ信号のドットクロックが通常(6.25MHz)の略2倍になって、XGA表示に際して、12相展開の倍速駆動が行われる。

【0029】また、第2の発明は、駆動回路と表示部とを有するアクティブマトリックス駆動方式の液晶表示装置において、上記駆動回路は、1フレームの画面全体の全絵素に同一極性のデータを書き込むと共に、時間軸において互いに隣接するフレームには互いに極性が異なるデータを書き込むようになっており、上記表示部におけるソースバスラインの延在方向に隣接する絵素電極間には、当該隣接絵素電極の電極間容量、あるいは、TFTのドレインに接続されて当該隣接絵素電極の下部に絶縁膜を介して形成された導電性の遮光層と当該隣接絵素電極との重なり部分による容量が形成されていることを特徴としている。

【0030】上記構成によれば、上記フレーム反転駆動を行った場合に、表示部の絵素電極に、駆動回路から供給されるデータの電圧にソースバスラインの延在方向に隣接する絵素電極間の容量に応じた電圧を加算した電圧が印加される。こうして、従来の液晶表示装置よりも低い電圧のデータで同一のコントラストが得られる。あるいは、各絵素の開口率を犠牲にすることなく液晶に十分な駆動電圧が印加されて高コントラストが得られる。

【0031】また、上記第2の発明の液晶表示装置は、上記ソースバスラインの延在方向に隣接する絵素電極間

のスペースを、当該絵素電極におけるソースバスラインの延在方向への長さの概15%以下とすることによって、当該隣接絵素電極の電極間容量を得ることが望ましい。

【0032】上記構成によれば、上記ソースバスラインの延在方向に隣接する絵素電極間のスペースがソースバスラインの延在方向への長さの概15%以下であるため、上記絵素電圧への印加電圧に加算するに十分な電圧が得られるだけの結合容量が得られる。こうして、上記絵素電極間のスペースを調整するだけの簡単な方法で、各絵素の開口率を犠牲にすることなく高コントラストが得られる。

【0033】また、上記第2の発明の液晶表示装置は、上記ソースバスラインの延在方向に隣接する絵素電極間の容量を、寄生容量も含めた当該絵素電極に係る補助容量の0.5%以上且つ10%以下にすることが望ましい。

【0034】上記構成によれば、上記ソースバスラインの延在方向に隣接する絵素電極間の容量が補助容量の0.5%以上であるため、上記絵素電圧への印加電圧に加算するに十分な電圧が得られるだけの容量が得られる。また、上記絵素電極間の容量が補助容量の10%以下であるため、上記絵素電極間の容量のばらつきが上記加算電圧に与える影響が少ない。こうして、安定した電圧が上記絵素電圧への印加電圧に加算されて、各絵素の開口率を犠牲にすることなく高コントラストが得られる。

#### 【0035】

【発明の実施の形態】以下、この発明を図示の実施の形態により詳細に説明する。

<第1実施の形態>上述したように、ポリシリコンTFTは、その特性が単結晶シリコンのトランジスタの特性に対して大幅に劣っているために高速度動作に限度がある。そこで、本実施の形態においては、Ni, Pt, Sn, Pdのうち少なくとも1つをアモルファスシリコン(a-Si)膜に添加し、結晶生成を促進して形成したポリシリコンを活性層に持つTFTを形成する。そして、このTFTを用いて駆動回路一体型パネルを構成することによって、従来のポリシリコンTFT用いた駆動回路一体型パネルの2倍以上の動作速度を実現し、フレーム周波数を約2倍に上げてフリッカの防止を図るのである。

【0036】図1は、本実施の形態における液晶表示装置の表示絵素部に用いられるTFTの要部断面図である。このTFTは、以下のような手順によって作成される。

【0037】まず、絶縁基板11上全面にa-Si膜12を堆積した後、Si表面を親水性としそれをコントロールするために表面に薄い酸化膜を形成し、その上に酢酸Ni水溶液をスピコートする。次に、600℃で約12時間固相成長を行って、a-Si膜12を多結晶Si

に結晶化し、その多結晶Si層上にSiO<sub>2</sub>膜を堆積し、デバイスの活性領域を形成する部分以外の上記酸化膜及びSiO<sub>2</sub>膜を除去する。

【0038】次に、残った上記SiO<sub>2</sub>膜をマスクにして高濃度のP<sup>+</sup>イオンを注入し(15 keV,  $5 \times 10^{15} \text{cm}^{-2}$ )、600℃で12時間熱処理を行う。その後、上記SiO<sub>2</sub>膜をマスクとしてP<sup>+</sup>イオン注入領域の多結晶Si膜を除去し、その後再度多結晶Si膜12上全面にSiO<sub>2</sub>膜を堆積し、塩酸を含む950℃の酸化雰囲気中で約1時間の酸化処理を行って、多結晶Si膜12中の残留金属原子を除去する。次に、多結晶Si膜12上の上記SiO<sub>2</sub>膜を除去し、デバイスの活性領域となる部分を残し不要な多結晶Si膜12を除去する。以後、通常よく知られたポリシリコンTFT形成プロセスと同様のプロセスによって、順次ゲート酸化膜13、ゲート電極14、絵素補助電極容量の共通配線15を形成した後、多結晶Si膜12にP<sup>+</sup>イオンおよびB<sup>+</sup>イオンを注入する。そして、さらにSiO<sub>2</sub>膜およびBPSG(ボロ・ホスホ・シリケートガラス)平坦化膜16、コンタクトホール17、金属(AlSi)配線18、SiN<sub>x</sub>膜19およびSiO<sub>2</sub>膜20から成る層間絶縁膜、ビアホール21、遮光膜22、層間絶縁膜23、絵素コンタクトホール24、透明絵素電極25を順次形成する。こうして、本実施の形態の液晶表示装置における駆動回路および表示部に用いられるTFTが形成される。

【0039】こうして得られたTFTは、従来の高温ポリシリコンTFTの移動度が約 $100 \text{cm}^2/\text{V} \cdot \text{sec}$ であるのに対して約2倍～2.5倍の移動度を有している。また、図2に示すように、上述のようにして作成されたTFTをドライバ26、27および液晶表示部28に用いて、駆動回路一体型パネル29を構成した。そして、図3(a)に示すような120Hzのフレームレートのノンインターレース走査において、ビデオ信号を12相の並列信号に変換し、元のビデオ信号の1/6の周波数で駆動回路一体型パネル29を動作させてXGAの表示を行った場合に、安定して動作すると共に、フリッカの無い明るい均一な表示が得られた。

【0040】これに対して、従来の高温ポリシリコンTFTを用いて構成した駆動回路一体型パネルの場合には、図3(b)に示すような60Hzのフレームレートのノンインターレース走査において、ビデオ信号を12相の並列信号に変換し、元のビデオ信号の1/12の周波数で当該駆動回路一体型パネルを動作させた場合には、安定した動作が得られた。ところが、図3(a)に示すような120Hzのフレームレートのノンインターレース走査においては、動作しないかあるいは動作しても駆動回路の動作が安定せず、サンプリングのタイミングが狂って正常な表示は得られなかった。

【0041】このように、本実施の形態においては、a-Si膜12にNiを添加することによって結晶生成を

促進して多結晶Siに結晶化して活性層を形成している。その結果、従来の高温ポリシリコンTFTの約2倍～2.5倍の移動度を有するTFTを得ることができ、したがって、このTFTを用いて駆動回路一体型パネル29を構成することによって、従来のポリシリコンTFT用いた駆動回路一体型パネルの2倍以上の動作速度を実現することができる。

【0042】すなわち、本実施の形態における駆動回路一体型パネル29によれば、フレーム反転駆動を行う際に、フレーム周波数を約2倍に上げてフリッカの防止を図って、高品位な表示を得ることができるのである。その場合に、フレーム周波数の倍速化はデータドライバ26の高速化によって行っている。したがって、フレーム周波数の倍速化のために外部回路の規模を増加させたり、水平駆動回路を複雑化することはなく、歩留の低下やコストアップを招くことはないのである。

【0043】尚、上記実施の形態においては、上記多結晶Si膜の結晶生成を促進するためにa-Si膜12にNiを添加しているが、この発明はこれに限定されるものではなく、Ni、Pt、Sn、Pdのうち少なくとも1つを添加すれば、多結晶Si膜の結晶生成を促進できる。また、上記実施の形態においては、a-Si膜12を多結晶Siに結晶化した後に高濃度のP<sup>+</sup>イオンを注入し、熱処理することによってNi原子を除去しているが、他の方法、例えば塩酸酸化によって濃度を低減するようにしても差し支えない。

【0044】＜第2実施の形態＞本実施の形態においては、950℃以上の酸化工程によって、結晶生成を促進して形成されたポリシリコンから成る活性層を有するTFTを形成する。そして、このTFTを用いて駆動回路一体型パネルを構成することによって、従来のポリシリコンTFTを用いた駆動回路一体型パネルの2倍以上の動作速度を実現し、フレーム周波数を約2倍に上げてフリッカの防止を図るのである。

【0045】本実施の形態における液晶表示装置の表示絵素部に用いられるTFTは、図1と同様の要部断面を有している。このTFTは、以下のような手順によって作成される。尚、以下の説明においては、図1と同じ番号を用いて行う。

【0046】まず、絶縁基板11上全面にa-Si膜12を堆積した後、600℃で約12時間熱処理を行って多結晶Si膜を固相成長させる。その後、950℃以上の酸化雰囲気中で約30分酸化処理を行って、上記多結晶Si膜の結晶生成を促進させる。次に、デバイスの活性領域となる部分を残し不要な多結晶Si膜12を除去する。以後、通常よく知られたポリシリコンTFT形成プロセスと同様のプロセスによって、順次ゲート酸化膜13、ゲート電極14、絵素補助電極容量の共通配線15を形成した後、多結晶Si膜12にP<sup>+</sup>イオンおよびB<sup>+</sup>イオンを注入する。そして、さらにSiO<sub>2</sub>膜および



BPSG平坦化膜16, コンタクトホール17, 金属(AlSi)配線18, SiNx膜19およびSiO<sub>2</sub>膜20から成る層間絶縁膜, ピアホール21, 遮光膜22, 層間絶縁膜23, 絵素コンタクトホール24, 透明絵素電極25を順次形成する。こうして、本実施の形態の液晶表示装置における駆動回路および表示部に用いられるTFTが形成される。

【0047】こうして得られたTFTは、従来の高温ポリシリコンTFTの移動度が約100cm<sup>2</sup>/V·secであるのに対して約2倍〜2.5倍の移動度を有している。また、図2に示すように、上述のようにして作成されたTFTをドライバ26, 27および液晶表示部28に用いて、駆動回路一体型パネル29を構成した。そして、図3(a)に示すような120Hzのフレームレートのノンインターレース走査において、ビデオ信号を12相の並列信号に変換し、元のビデオ信号の1/6の周波数で駆動回路一体型パネル29を動作させてXGAの表示を行った場合に、安定して動作すると共に、フリッカの無い明るい均一な表示が得られた。

【0048】これに対して、従来の高温ポリシリコンTFTを用いて構成した駆動回路一体型パネルの場合には、図3(b)に示すような60Hzのフレームレートのノンインターレース走査において、ビデオ信号を12相の並列信号に変換し、元のビデオ信号の1/12の周波数で当該駆動回路一体型パネルを動作させた場合には、安定した動作が得られた。ところが、図3(a)に示すような120Hzのフレームレートのノンインターレース走査においては、動作しないかあるいは動作しても駆動回路の動作が安定せず、サンプリングのタイミングが狂って正常な表示は得られなかった。

【0049】このように、本実施の形態においては、上記多結晶Si膜を950℃以上の酸化雰囲気中で約30分酸化処理を行うことによって上記活性層を形成している。その結果、従来の高温ポリシリコンTFTの約2倍〜2.5倍の移動度を有するTFTを得ることができる。したがって、このTFTを用いて駆動回路一体型パネル29を構成することによって、従来のポリシリコンTFT用いた駆動回路一体型パネルの2倍以上の動作速度を実現することができる。

【0050】すなわち、本実施の形態における駆動回路一体型パネル29によれば、フレーム反転駆動を行うに際して、フレーム周波数を約2倍に上げてフリッカの防止を図って、高品位な表示を得ることができるのである。その場合に、フレーム周波数の倍速化はデータドライバ26の高速化によって行っている。したがって、フレーム周波数の倍速化のために外部回路の規模を増加させたり、水平駆動回路を複雑化することではなく、歩留の低下やコストアップを招くことはないのである。

【0051】尚、上記実施の形態においては、上記多結晶Si膜の結晶成長を促進するために多結晶Si膜を9

50℃以上で酸化処理を行っているが、この発明はこれに限定されるものではなく、概950℃以上で、より高温であればよい。

【0052】<第3実施の形態>本実施の形態においては、5気圧以上のドライO<sub>2</sub>あるいは水蒸気を含む雰囲気下での高圧酸化工程によって、結晶成長を促進して形成したポリシリコンから成る活性層を有するTFTを形成する。そして、このTFTを用いて駆動回路一体型パネルを構成することによって、従来のポリシリコンTFTを用いた駆動回路一体型パネルの2倍以上の動作速度を実現し、フレーム周波数を約2倍に上げてフリッカの防止を図るのである。

【0053】本実施の形態における液晶表示装置の表示絵素部に用いられるTFTは、図1と同様の要部断面を有している。このTFTは、以下のような手順によって作成される。尚、以下の説明においては、図1と同じ番号を用いて行う。

【0054】先ず、絶縁基板11上全面にa-Si膜12を堆積した後、600℃で約12時間熱処理を行って多結晶Si膜を固相成長させる。その後、600℃で1×10<sup>5</sup>Pa以上の圧力のドライO<sub>2</sub>あるいは水蒸気を含む雰囲気下で、約30分高圧酸化処理を行い、上記多結晶Si膜の結晶成長を促進させる。次に、デバイスの活性領域となる部分を残し不要な多結晶Si膜12を除去する。以後、通常によく知られたポリシリコンTFT形成プロセスと同様のプロセスによって、順次ゲート酸化膜13, ゲート電極14, 絵素補助電極容量の共通配線15を形成した後、多結晶Si膜12にP<sup>+</sup>イオンおよびB<sup>+</sup>イオンを注入する。そして、さらにSiO<sub>2</sub>膜およびBPSG平坦化膜16, コンタクトホール17, 金属(AlSi)配線18, SiNx膜19およびSiO<sub>2</sub>膜20から成る層間絶縁膜, ピアホール21, 遮光膜22, 層間絶縁膜23, 絵素コンタクトホール24, 透明絵素電極25を順次形成する。こうして、本実施の形態の液晶表示装置における駆動回路および表示部に用いられるTFTが形成される。

【0055】こうして得られたTFTは、従来の高温ポリシリコンTFTの移動度が約100cm<sup>2</sup>/V·secであるのに対して約2倍〜2.5倍の移動度を有している。また、図2に示すように、上述のようにして作成されたTFTをドライバ26, 27および液晶表示部28に用いて、駆動回路一体型パネル29を構成した。そして、図3(a)に示すような120Hzのフレームレートのノンインターレース走査において、ビデオ信号を12相の並列信号に変換し、元のビデオ信号の1/6の周波数で駆動回路一体型パネル29を動作させてXGAの表示を行った場合に、安定して動作すると共に、フリッカの無い明るい均一な表示が得られた。

【0056】これに対して、従来の高温ポリシリコンTFTを用いて構成した駆動回路一体型パネルの場合に

は、図 3 (b) に示すような 60 Hz のフレームレートのノンインターレース走査において、ビデオ信号を 12 相の並列信号に変換し、元のビデオ信号の 1/12 の周波数で当該駆動回路一体型パネルを動作させた場合には、安定した動作が得られた。ところが、図 3 (a) に示すような 120 Hz のフレームレートのノンインターレース走査においては、動作しないかあるいは動作しても駆動回路の動作が安定せず、サンプリングのタイミングが狂って正常な表示は得られなかった。

【0057】このように、本実施の形態においては、上記多結晶 Si 膜を  $1 \times 10^5$  Pa 以上の圧力のドライ  $O_2$  あるいは水蒸気を含む雰囲気下で酸化処理を行うことによって上記活性層を形成している。その結果、従来の高温ポリシリコン TFT の約 2 倍～2.5 倍の移動度を有する TFT を得ることができる。したがって、この TFT を用いて駆動回路一体型パネル 29 を構成することによって、従来のポリシリコン TFT 用いた駆動回路一体型パネルの 2 倍以上の動作速度を実現することができる。

【0058】すなわち、本実施の形態における駆動回路一体型パネル 29 によれば、フレーム反転駆動を行うに際して、フレーム周波数を約 2 倍に上げてフリッカの防止を図って、高品位な表示を得ることができるのである。その場合に、フレーム周波数の倍速化はデータドライバ 26 の高速化によって行っている。したがって、フレーム周波数の倍速化のために外部回路の規模を増加させたり、水平駆動回路を複雑化することはなく、歩留の低下やコストアップを招くことはないのである。

【0059】尚、上記実施の形態においては、上記多結晶 Si 膜の結晶成長を促進するために多結晶 Si 膜を  $1 \times 10^5$  Pa 以上の圧力のドライ  $O_2$  または水蒸気を含む雰囲気下で酸化処理を行っているが、この発明はこれに限定されるものではなく、5 気圧以上のドライ  $O_2$  あるいは水蒸気を含む雰囲気下であればよい。

【0060】＜第 4 実施の形態＞図 4 は、本実施の形態の液晶表示装置における表示絵素部のレイアウトを模式的に示す。本実施の形態においては、各絵素に用いる TFT を、上記第 1～第 3 実施の形態と同様に、活性層に結晶成長を促進して形成したポリシリコンを用いて従来のポリシリコン膜 TFT の倍速を実現する TFT とする。図 4 では、絵素補助容量の共通配線 31 とゲートバスライン 32 との間のスペースに従来形成していた遮光パターンを形成しないで光が透過するようにしている。尚、33 はコンタクトホール、35 は金属配線、36 は絵素コンタクトホール、37 は絵素電極である。

【0061】上記構成の表示絵素部における絵素のピッチは  $18 \mu m \times 18 \mu m$  であり、開口率は約 55% である。これに対して、図 12 に示す従来の同一サイズの絵素構造を有する液晶表示装置における開口率は約 42% である。

【0062】本実施の形態における液晶表示装置は、以

下のような駆動方法によって駆動する。すなわち、本実施の形態における液晶表示装置は、通常のフレーム周波数に対して倍速のフレーム周波数でフレーム反転駆動を行うのである。例えば、XGA 表示において、ビデオ信号を 12 相に分割して並列に供給する場合には、上記ビデオ信号の一つのデータ当りのドットクロックの周波数を、通常の 70 Hz フレームレートにおける 6.25 MHz (= 75 MHz/12) の 2 倍である 12.5 MHz とするのである。但し、上記 75 MHz は、XGA 表示における 70 Hz フレームレート時におけるビデオ転送レートである。

【0063】こうして、フレーム反転駆動を行うことによって、隣接する絵素に同極性の電圧が印加されるため横電界が発生することがなく、ノーマリホワイトモードの場合に黒表示において光漏れが生じてコントラストが低下することはない。したがって、コントラスト低下要因を回避でき、高コントラストで均一な表示を行うことができる。

【0064】その際に、フレーム周波数は、通常のフレーム周波数である 70 Hz に対して倍速の 140 Hz である。したがって、データ電圧の非対称性や、TFT 特性の非対称性や、データ電圧の経時変化等に起因して、データ信号の波形が非対称となって 1/2 の分周成分が生じたとしても、その分周成分の周波数は略 70 Hz である。したがって、上記分周成分がフリッカとして観測されることはないのである。尚、ここでは 140 Hz のフレーム周波数で動作させた場合にフリッカは全く観測されなかったのであるが、フレーム周波数を 100 Hz としても問題はなかった。更に、フレーム周波数を 80 Hz に落とすと、わずかにフリッカが認められた。しかしながら、これは、表示を実用にならない程損なうものではないが、多少表示品位が損なわれる。

【0065】以上のことから、本実施の形態においては、実用上のフレーム周波数の下限を概 100 Hz と規定している。尚、100 Hz というフレーム周波数は、従来の高温ポリシリコン TFT では実現できなかった数値であり、且つ、表示品位を損なわないための 1 つの目安の数値であるが、この 100 Hz を多少下回ったとしても本実施の形態に該当しないわけではないので、上述のごとく概 100 Hz と表現している。以上のことは、本実施の形態だけではなく、上記第 1 実施の形態～第 3 実施の形態と、後に述べる第 5 実施の形態および第 6 実施の形態についても同様に言えることである。

【0066】一方、従来の水平ライン反転駆動を行った場合には、開口部に液晶分子が逆向きに立ち上がる逆テイルドメインが生じる。また、ソースバスライン方向に隣接する絵素間に存在する強い横電界のため、液晶分子が完全に立ち上がらない領域が生じる。そのために、ノーマリホワイトモードの場合は、黒表示においてドメイン境界と液晶分子が完全に立ち上がらない領域とで光



漏れが生じ、コントラストが大幅に低下した。

【0067】従来の高温ポリシリコンTFTを用いて構成した駆動回路一体型パネルの場合には、安定に動作する水平ライン反転駆動を行った場合、図中上下(以下、単に上下と言う)に隣接する絵素電極近傍で、ノーマリホワイトモードの黒表示において、液晶のドメイン境界及び横電界によって液晶分子が完全に立ち上がらない領域が生じ、広い範囲で光漏れが生ずる。通常、開口率の低下を避けるために、絵素補助容量共通配線とゲートバスラインとを上記光漏れが生ずる領域に設けるのであるが、それでもそれらの配線近傍の広い範囲を遮光しないとコントラストが低下する。特に、絵素補助容量共通配線とゲートバスラインとの間は光漏れの大きな領域となるために、この間に遮光膜を形成しないとコントラストが大幅に低下してしまうのである。

【0068】すなわち、本実施の形態における駆動回路一体型パネルによれば、活性層に結晶成長を促進して形成したポリシリコンを用いたTFTを用いている。したがって、通常のフレーム周波数である略60Hzに対して倍速のフレーム反転駆動を行うことができる。その結果、フレーム反転駆動を行うことによってソースバスライン方向に隣接する絵素間に横電界が発生することがなく、ノーマリホワイトモードの場合に黒表示において光漏れが生じてコントラストが低下することはない。したがって、遮光パターンを削除して高開口率を得ることができる。さらに、倍速のフレーム周波数での駆動を行うことによってフリッカを防止できるのである。

【0069】尚、上述の説明においては、70HzフレームレートによるXGA表示を倍速で行うために、一つのデータ当りのドットクロックの周波数を12.5MHzにしている。しかしながら、この発明は、上記周波数に限定されるものではなく、XGAで12相展開というのも経済的にコストと性能とが許す範囲で調節は可能である。

【0070】<第5実施の形態>上記各実施の形態においては、フリッカを防止するために2倍速のフレーム反転駆動を行うようにしている。したがって、従来の水平ライン反転駆動においては特に問題とはならなかった以下のような問題が発生する。

【0071】すなわち、上記フレーム反転駆動においては、ソースバスラインと絵素電極との間に寄生容量が存在する。そして、特にプロジェクション装置に使用されるような小型のアクティブマトリックス駆動液晶表示装置においては、絵素サイズが $25\mu\text{m} \times 25\mu\text{m}$ 以下になるため、開口率を確保する場合には、絵素補助容量の面積を増やしたり、絵素電極とソースバスラインとの間にスペースを取ることができない。したがって、相対的に絵素補助容量に対する絵素電極 - ソースバスライン間容量の値が大きくなる。

【0072】そうすると、図5に示すように、 $n$ 行目の

絵素電極への書込完了時点 $t_n$ 以降の時間において、 $n$ 行目の絵素電極と $k$ 列ソースバスラインとの間の容量に起因して、( $n$ 行 $k$ 列)絵素電位が $k$ 列目データにおける( $n+1$ )行目以降の電位の影響を受けて変動してしまう。そのために、フレーム反転駆動の場合には、縦方向のクロストークが生じて表示品位が低下するという問題が生ずるのである。尚、水平反転駆動の場合は、 $k$ 列目データにおける $n$ 行目の電位と( $n+1$ )行目の電位とは極性が反転するためそれらの影響は平均化され、殆ど問題にはならないのである。

【0073】図6は、本実施の形態の液晶表示装置における表示絵素部のレイアウトを模式的に示す。本実施の形態においては、各絵素に用いるTFT(ゲートバスライン44とソースバスライン42との交差部に形成されている)を、上記第1～第3実施の形態と同様に、活性層に結晶成長を促進して形成したポリシリコンを用いて従来のポリシリコン膜TFTの倍速を実現するTFTとする。そして、金属等の導体で形成されて静電シールド機能を有する遮光パターン層41(図1における遮光膜22に相当)を、ソースバスライン42の上側であって絵素電極49の縁部の下側に層間絶縁膜(図1における層間絶縁膜23に相当)を介して設けている。尚、43は絵素補助容量の共通電極、45はコンタクトホール、46はビアホール、47は金属配線、48は絵素コンタクトホールである。

【0074】上記構成の表示絵素部における絵素のピッチは $18\mu\text{m} \times 18\mu\text{m}$ であり、開口率は第4実施の形態に比してゲートバスライン44と絵素補助容量の共通電極43との間の遮光パターン層41の分だけ小さく約53%である。これに対して、図12に示す従来の同一サイズの絵素構造を有する液晶表示装置における開口率は約42%である。

【0075】そして、上記遮光パターン層41の電位を所定電位に拘束することによって、ソースバスライン42と絵素電極49との間の容量の影響を軽減でき、実用上全く縦方向のクロストークが認められないようにできるのである。

【0076】本実施の形態における液晶表示装置は、第4実施の形態の場合と同様に、XGA表示において、通常のフレーム周波数である70Hzに対して倍速の140Hzでフレーム反転駆動を行う。こうして、フレーム反転駆動を行うことによって、隣接する絵素に同極性の電圧が印加されるため横電界が発生することがなく、ノーマリホワイトモードの場合に黒表示において光漏れが生じてコントラストが低下することはない。したがって、コントラスト低下要因を回避でき、高開口率でありながら高コントラストで均一な表示を行うことができる。

【0077】その際に、フレーム周波数は、通常のフレーム周波数である70Hzに対して倍速の140Hzであ

る。したがって、データ電圧の非対称性や、TFT特性の非対称性や、データ電圧の経時変化等に起因して、データ信号の波形が非対称となって1/2の分周成分が生じて、その分周成分の周波数は70Hzである。したがって、上記分周成分がフリッカとして観測されることはないのである。さらに、遮光パターン層41の機能によって、ソースバスライン42と絵素電極49との間の容量の影響が軽減され、縦方向のクロストークを防止できる。

【0078】一方、従来の水平ライン反転駆動を行った場合には、開口部に液晶分子が逆向きに立ち上がる逆ティルトドメインが生じる。また、ゲートバスライン44の延在方向に隣接する絵素間に存在する強い横電界のため、液晶分子が完全に立ち上がらない領域が生じる。そのために、ノーマリホワイトモードの場合は、黒表示においてドメイン境界と液晶分子が完全に立ち上がらない領域とで光漏れが生じて、コントラストが大幅に低下した。

【0079】従来の高温ポリシリコンTFTを用いて構成した駆動回路一体型パネルの場合には、安定に動作する水平ライン反転駆動を行うに際して、静電シールド機能を有する遮光パターン層をソースバスラインの上側に設けた絵素構造をとっても、ノーマリホワイトモードの黒表示において、ドメイン境界と液晶分子が完全に立ち上がらない領域とで光漏れが生ずる。したがって、コントラストが大幅に低下してしまう。あるいは、光漏れを防止するために光漏れが生ずる領域を遮光すると、大幅に開口率が低下してしまうのである。

【0080】すなわち、本実施の形態における駆動回路一体型パネルによれば、活性層に結晶成長を促進して形成したポリシリコンを用いたTFTを用いている。したがって、XGA表示において、通常のフレーム周波数である70Hzに対して倍速の140Hzでフレーム反転駆動を行うことができ、フレーム反転駆動を行うことによる隣接絵素間の横電界に起因する光漏れの防止とフレーム周波数140Hzでの駆動によるフリッカの防止とを行うことができる。

【0081】さらに、本実施の形態においては、静電シールド機能を有する遮光パターン層41をソースバスライン42と絵素電極49との間に設けている。したがって、遮光パターン層41の電位を所定電位に拘束することによって、ソースバスライン42と絵素電極49との間の容量の影響を軽減でき、縦方向のクロストークを防止できる。

【0082】すなわち、本実施の形態によれば、上記ソースバスライン42と絵素電極49との間の容量の影響を殆ど無くすることができる。したがって、絵素サイズが $25\mu\text{m} \times 25\mu\text{m}$ 以下になっても、絵素補助容量に対する絵素電極49-ソースバスライン42間容量の値を大きくすることなく開口率を確保することができる。つま

り、絵素ピッチが $18\mu\text{m} \times 18\mu\text{m}$ 程度の高品位高精細な画像を表示できるプロジェクション装置に最適な小型なアクティブマトリクス駆動液晶表示装置を容易に実現できるのである。

【0083】<第6実施の形態>上述したように、データドライバから供給される表示データ(ビデオ信号)の電圧に、上記データドライバのトランジスタの耐圧や消費電力の観点から制限がある。従って、アクティブマトリクス駆動液晶表示装置に対して水平ライン反転駆動を行う場合には、液晶に印加される駆動電圧が不足し、特にノーマリホワイトモードの表示においては高コントラストを実現するのは困難であるという問題がある。

【0084】そこで、本実施の形態においては、上記問題を解決するために、ソースバスライン方向に隣接する絵素電極間に、絵素補助容量に対して0.5%以上であり且つ10%以下である容量を設ける。そして、2倍速のフレーム反転駆動を行うのである。

【0085】図7は、本実施の形態の液晶表示装置における表示絵素部のレイアウトを模式的に示す。本実施の形態においては、各絵素に用いるTFTを、上記第1～第3実施の形態と同様に、活性層に結晶成長を促進して形成したポリシリコンを用いて従来のポリシリコン膜TFTの倍速を実現するTFTとする。そして、ゲートバスライン54を介して隣接する絵素電極51, 52を、互いに対向する縁が所定間隔dを保つような形状に形成し配列している。ここで、所定間隔dは、絵素電極51のソースバスライン59の延在方向への大きさの15%以下の長さである。そうすることによって、隣接する絵素電極51, 52間の容量を、後に詳述するような加算電圧 $\Delta V$ を十分得ることができるよう設定できるのである。尚、53は絵素電極補助容量、55はコンタクトホール、56はビアホール、57は金属配線、58は絵素コンタクトホールである。

【0086】上記構成の表示絵素部における絵素のピッチは $18\mu\text{m} \times 18\mu\text{m}$ であり、開口率は約53%である。これに対して、図12に示す従来の同一サイズの絵素構造を有する液晶表示装置における開口率は約42%である。

【0087】本実施の形態における液晶表示装置は、第4および第5実施の形態の場合と同様に、XGA表示において、通常のフレーム周波数である70Hzに対して倍速の140Hzでフレーム反転駆動を行うのである。こうして、フレーム反転駆動を行うことによって、ノーマリホワイトモードの場合に黒表示において光漏れが生じてコントラストが低下することを防止できる。また、フレーム周波数を140Hzにすることによって、フリッカを防止できる。

【0088】さらに、上記水平反転駆動の場合には、データドライバ(図示せず)から供給される表示データ電圧に対して絵素電極51に印加される実効値電圧が低下し

てしまい、コントラストが低下する。

【0089】ところが、上記フレーム反転駆動を行った場合には、上述のように、上記隣接する絵素電極 51、52 間に、絵素補助容量 53 の容量 (液晶や絵素電極 51 に関する寄生容量を含む) に対して適切な大きさの容

$$\Delta V = V_{DATA}(P - P) \times CPP(Y) / (Cs + Clc + Csd + CPP(Y) + Cgd) \quad \cdots (1)$$

【0090】ここで、図 8 においては、上記  $V_{DATA}(P - P)$  は、上記データドライバで供給される表示データ電圧の最大ピーク - 最小ピーク間の電圧値としているが、厳密に言えば  $(n + 1)$  行目の絵素電極の電位変動分となる。但し、図 8 においては、上記表示データが一定レベルでフレーム反転しているので、 $V_{DATA}(P - P)$  を表示データ電圧の最大ピーク - 最小ピーク間の電圧値として考えても殆ど問題はないのである。また、図 9 に示すように、上記  $CPP(Y)$  は隣接絵素電極 51、52 間の容量であり、上記  $Cs$  は絵素補助容量 53 の容量であり、上記  $Clc$  は液晶の容量であり、上記  $Csd$  はソースバスライン 59 - 絵素電極 51 間の寄生容量であり、上記  $Cgd$  はゲートバスライン 54 - 絵素電極 51 間の寄生容量である。すなわち、式 (1) の分母  $(Cs + Clc + Csd + CPP(Y) + Cgd)$  は絵素補助容量 53 とその寄生容量の合計である。そして、上記式 (1) から分るように、上記  $CPP(Y)$  が  $(Cs + Clc + Csd + Cgd)$  の値に対してある適切な値を持つ場合に、大きな  $\Delta V$  の値が得られるのである。

【0091】以下、 $n$  行目の絵素電極の  $\Delta V$  が加算されることについて、より具体的に説明する。 $n$  行目の絵素電極に、例えば、正極性の電圧を印加する場合には、 $(n + 1)$  行目の絵素電極に負極性の電圧が印加されており、その後、 $(n + 1)$  行目の絵素電極には正極性の電圧が印加されるので、上記  $CPP(Y)$  を介して  $n$  行目の絵素電極の電位が正電位側に加算される方向に動く。また、 $n$  行目の絵素電極に負極性の電圧を印加する場合にも、同様に考えれば、負電位側に加算される方向に動くのである。

【0092】本実施の形態においては、図 10 に示すように、上記隣接絵素電極 51、52 間の容量  $CPP(Y)$  ( $= CPP(Y)_1 + CPP(Y)_2$ ) は、隣接絵素電極 51、52 の間隔が小さいために絵素補助容量 53 の容量  $Cs$  に対して相対的に大きな結合容量を有し、具体的には、 $CPP(Y)$  は約 1 fF であり、 $(Cs + Clc + Csd + CPP(Y) + Cgd)$  は約 20 fF である。その結果、 $V_{DATA}(P - P) = 5V$  に対して約 250 mV の加算電圧  $\Delta V$  が得られた。

【0093】すなわち、本実施の形態の液晶表示装置によれば、同一の液晶材料、同一のセルパラメータ (配向膜、配向方向、セル厚等) で、従来の液晶表示装置よりも約 250 mV 低い電圧の表示データで、同一のコントラストを得ることができるのである。

量を設けることによって、図 8 に示すように、上記データドライバから供給される表示データ (ビデオ信号) の電圧  $V_{DATA}$  に対して式 (1) で表される所定電圧  $\Delta V$  を加算した電圧を、 $n$  行目の絵素電極 51 に印加することができるのである。

【0094】以上のごとく、本実施の形態における駆動回路一体型パネルによれば、活性層に結晶成長を促進して形成したポリシリコンを用いた TFT を用いている。したがって、XGA 表示において、通常のフレーム周波数である 70 Hz に対して倍速の 140 Hz でフレーム反転駆動を行うことができ、フレーム反転駆動を行うことによる隣接絵素間の横電界に起因する光漏れの防止と、フレーム周波数 140 Hz での駆動によるフリッカの防止とを行うことができる。

【0095】さらに、本実施の形態においては、上記ソースバスライン 59 の延在方向に隣接する絵素電極 51、52 を、絵素電極 51 長の 15% 以下の所定間隔  $d$  で配列している。したがって、上述のように絵素ピッチを  $1.8 \mu m \times 1.8 \mu m$  とした場合に、約 1 fF 程度の隣接絵素電極間容量  $CPP(Y)$  を得ることができ、表示データの最大ピーク - 最小ピーク間電圧 5 V に対して約 250 mV 程度の電圧を加算した電圧を絵素電極 51 に印加することができるのである。

【0096】すなわち、本実施の形態によれば、各絵素の開口率を犠牲にすることなく、液晶に十分な駆動電圧を印加して、ノーマリホワイトモードの表示において高コントラストを得ることができるのである。特に、この効果は絵素サイズが小さい程大きくなる。これは、通常のフォトリソグラフィでは、画素サイズが  $20 \mu m \sim 30 \mu m$  ピッチ以下では画素間スペースが  $2 \mu m \sim 3 \mu m$  位に設定され、この条件下では、画素間スペースが上記ソースバスラインの延在方向の 5% ~ 15% となり、適切な加算電位が得られ、効果が大きく且つ駆動法による開口率改善効果が得られるのである。勿論、この範囲以上の大きな画素に対して効果が無い訳ではなく、本実施の形態における効果は得られる。さらに、本実施の形態によれば、低駆動電圧と高コントラストとの両立が可能になる。一般に、液晶材料の改良によって駆動電圧を低減することは極めて困難である。特に、液晶の信頼性とはトレードオフの関係にあるため、この絵素構造による駆動電圧低減の効果は液晶の信頼性の問題を回避できる点からも非常に大きい。

【0097】尚、上記実施の形態においては、隣接する絵素電極 51、52 の間隔  $d$  を、絵素電極 51 の長さの 15% 以下にすることによって、隣接絵素電極 51、52 間の容量を絵素補助容量 53 の容量  $Cs$  に対して適切な値にしている。しかしながら、より大きな絵素サイズで絵素間に大きなスペースがある場合、あるいは、絵素

補助容量 53 の容量  $C_s$  の値が大きい場合には、図 7 および図 11 に示すように、TFT60 のドレイン配線 61 の金属層に接続した導電性の遮光層 62 を、絵素電極 51 と隣接する絵素電極 52 との間に絶縁膜 (図示せず) を介して挟む。そして、遮光層 62 と隣接絵素電極 51、52 との重なりを利用すれば、より大きな隣接絵素電極 51、52 間の容量  $C_{PP}(Y)$  を得ることができるのである。

【0098】本実施の形態において、上記隣接する絵素電極 51、52 間の容量  $C_{PP}(Y)$  は、絵素補助容量 53 の容量  $C_s$  に対して 0.5% 以上且つ 10% 以下であることが望ましい。これは、絵素補助容量 53 の容量  $C_s$  に対して 0.5% よりも小さい場合には、上記表示データの電圧  $V_{DATA}$  に対して十分な加算電圧  $\Delta V$  を得ることができないためである。また、絵素補助容量 53 の容量  $C_s$  に対して 10% よりも大きい場合には、絵素電極 51、52 間の容量  $C_{PP}(Y)$  のばらつきが、加算電圧  $\Delta V$  のばらつきとなり、結果的に液晶の透過率の変動として現れるためである。

【0099】ここで、上記アクティブマトリックス駆動液晶表示装置のデータドライバの構造が、水平走査回路の出力によって制御されるアナログスイッチによって、ビデオ信号を順次ソースバスラインが有する容量にホールドして行く構造であって、上記ビデオ信号を多相に分割し転送周波数を落として並列に供給する駆動方式の場合、つまり点順次駆動の多点同時サンプル駆動方式の場合の概要を、図 13 において  $n=12$  ( $n$ : 同時サンプル数) である場合を例に説明する。図 14 は、R、G、B 各色 2 つのサンプルホールド回路 72、73 を有する場合の駆動システムの構成例であり、データドライバ 74

は R1 色分で代表している。

【0100】D/A コンバータ 71 から出力された R、G、B 各色のアナログビデオ信号のうち R 色のアナログビデオ信号はサンプルホールド回路 72、73 に入力される。そして、図 15 に示すように、両サンプルホールド回路 72、73 で 6 ドット分ずつ合計 12 ドット分のアナログ信号がサンプリングされ、12 ドット分の期間保持される。そして、12 個の並列データとしてサンプルホールド回路 72、73 から出力されて、R 色用のデータドライバ 74 に入力される。こうして、R 色用のデータドライバ 74 に入力された 12 個の並列データは、図 16 に示すように、シフトレジスタでなる水平走査回路 75 からの走査信号のパルスに同期して開閉する 12 個のアナログスイッチ 76 によって、12 本のソースバスライン 77 に同時に転送される。

【0101】以後、上述の動作が順次繰り返されてデータドライバの動作が行われるのである。このように、多点同時サンプル駆動方式においては、複数ライン毎に 1 つのブロックとしてサンプリングされることになる。

【0102】ところで、上述した多点同時サンプル駆動

方式のように、複数ライン毎に (つまり複数絵素毎に) 1 つのブロックとしてサンプルされる際に、水平ライン反転駆動を行う場合には、ゲートバスライン方向に隣接する絵素間に容量結合  $C_\alpha$ 、 $C_\beta$  があると、同時にサンプリングされる絵素ブロックと次にサンプルされる絵素ブロックとにおける互いに隣接する絵素のホールド電位が変動し、縦縞となって観測されるという問題が生ずる。

【0103】その原因は、上記水平ライン反転駆動の場合は、同時にサンプルされる絵素ブロックにおける端の絵素電極の絵素電位のみが、隣接する絵素電極との容量結合あるいはソースバスラインとの容量結合によって、次にサンプルされる絵素ブロックの逆符号まで大きく変動する絵素電位の影響を受けるためである。以下、隣接する絵素電極との容量結合あるいはソースバスラインとの容量結合のことを、単に「隣接する絵素電極との容量結合」と記す。

【0104】しかしながら、上記各実施の形態においてはフレーム反転駆動を行っている。したがって、同じ構造で同じ駆動方式のデータドライバを用いた場合でも、同時にサンプルされる絵素ブロックにおける次にサンプルされる絵素ブロックと接する絵素電極の電位変動が抑えられ、ブロック縞を防止することができる。したがって、表示品位を大幅に改善することができるのである。

【0105】

【発明の効果】以上より明らかなように、第 1 の発明の液晶表示装置は、駆動回路及び表示部を構成する TFT の活性層を結晶生成が促進された多結晶シリコンで構成し、上記駆動回路は概 100 Hz 以上のフレーム周波数でフレーム反転駆動を行うようになっているので、上記 TFT は、通常のポリシリコンを活性層に用いた TFT に対して約 2 倍の移動度を有して倍速のフレーム反転駆動を行うことが可能になる。したがって、ソースバスライン方向に隣接する絵素間に発生する横電界をフレーム反転駆動によって防止し、ノーマリホワイトモードの場合の黒表示における光漏れをなくして、コントラストの低下を防止できる。さらに、通常 (略 60 Hz) の倍速でのフレーム反転駆動によって、データ電圧の非対称性や、TFT 特性の非対称性や、データ電圧の経時変化等に起因して、データ信号の波形が非対称となって 1/2 の分周成分が生じて、その分周成分がフリッカとして観測されることはない。実際には、概 100 Hz 以上のフレーム周波数によってフレーム反転駆動を行えば、倍速のフレーム周波数と同じような効果が得られるのである。

【0106】その場合、上記フレーム反転駆動の倍速化を上記駆動回路の高速動作化によって実現するので、外部回路の規模の増加や入力端子の接続数増加や周辺駆動回路の複雑化やコストアップを招くことなく、フリッカの無いアクティブマトリックス駆動液晶表示装置を実現

できる。

【0107】すなわち、この発明によれば、上記光漏れを遮光する遮光パターンの必要がなく、高い開口率を得ることができる。したがって、開口率が高く、コントラスト低下やフリッカの発生が無い優れた表示品位の液晶表示装置を提供することができるのである。

【0108】また、上記第1の発明の液晶表示装置は、上記駆動回路を構成するデータ駆動回路からのデータを上記表示部の各絵素電極に供給するソースバスラインと上記絵素電極との間に、電気的遮断手段を備えれば、上記電気的遮断手段の機能によって、上記ソースバスラインと絵素電極との間の容量の影響を軽減できる。したがって、縦方向のクロストークを防止して、画質の著しい低下を防止できる。

【0109】また、上記第1の発明の液晶表示装置は、上記データ駆動回路を、並列化処理された複数のデータを同時にサンプリングする点順次駆動を行う場合において、上記駆動回路によってフレーム反転駆動を行うことによって、同時にサンプリングされる絵素ブロックにおける次にサンプリングされる絵素ブロックと接する絵素電極の電位変動を抑制できる。したがって、ブロック縞の発生を防止することができ、表示品位を大幅に改善できる。

【0110】また、上記第1の発明の液晶表示装置は、上記表示部における1絵素の配列ピッチを概 $25\mu\text{m} \times 25\mu\text{m}$ 以下の高精細な液晶表示装置において、特に絵素の開口率を高めて、コントラストが高くフリッカのない高品位な画像を表示できる。したがって、プロジェクション装置に使用可能なドライバモノリシック型の高品位な小型アクティブマトリックス駆動液晶表示装置を提供できる。

【0111】また、上記第1の発明の液晶表示装置は、上記データ駆動回路が表示すべきデータ信号のドットクロックを、一つのデータ当り12MHz以上にするように加工処理し、原データ信号のドットクロックを通常(6.25MHz)の略2倍にすることができる。したがって、XGA表示を行う際に12相展開における倍速駆動を可能にできる。

【0112】また、第2の発明の液晶表示装置は、駆動回路がフレーム反転駆動を行うようになっており、上下方向に隣接する絵素電極間に、当該隣接絵素電極間の結合容量、または、TFTのドレインに接続されて当該隣接絵素電極の下部に絶縁膜を介して形成された導電性の遮光層と当該隣接絵素電極との重なり部分による容量を形成すれば、上記フレーム反転駆動を行った場合に、表示部の絵素電極に、表示品位を劣化させることなく、上記駆動回路から供給されるデータの電圧に上記隣接絵素電極間の容量に応じた電圧を加算した電圧を印加できる。したがって、従来の液晶表示装置よりも低い電圧のデータで同一のコントラストを得ることができる。ある

いは、各絵素の開口率を犠牲にすることなく液晶に十分な駆動電圧を印加して高コントラストを得ることができる。

【0113】すなわち、この発明によれば、上記TFTの耐圧や消費電力の観点からデータ信号のレベルに課せられた制限のために液晶に印加される駆動電圧が不足するノーマリホワイトモードの表示において、不足する駆動電圧を補って高コントラストを得ることができる。

【0114】また、上記第2の発明の液晶表示装置は、上記上下方向に隣接する絵素電極間のスペースを当該絵素電極における上下方向の長さの概15%以下とすることによって当該隣接絵素電極間の結合容量を得るようにすれば、上記絵素電圧への印加電圧に加算するに十分な電圧が得られるだけの結合容量を得ることができる。したがって、上記絵素電極間のスペースを調整するだけの簡単な方法で、各絵素の開口率を犠牲にすることなく高コントラストを得ることができる。

【0115】また、上記第2の発明の液晶表示装置は、上記上下方向に隣接する絵素電極間の容量を、寄生容量も含めた当該絵素電極に係る補助容量の0.5%以上且つ10%以下にすれば、上記絵素電圧への印加電圧に加算するに十分な電圧が得られるだけの上記容量を得、且つ、上記絵素電極間の容量のばらつきが上記加算電圧の変動(液晶の透過率の変動)に与える影響を少なくできる。したがって、安定し且つ十分な電圧を上記絵素電圧への印加電圧に加算することができる。

#### 【図面の簡単な説明】

【図1】 この発明の液晶表示装置における絵素に用いられるTFTの要部断面図である。

【図2】 図1に示すTFTを用いて形成される駆動回路一体型パネルの構成図である。

【図3】 図2に示す駆動回路一体型パネルおよび従来の駆動回路一体型パネルの駆動に用いられるビデオ信号波形を示す図である。

【図4】 この発明の液晶表示装置における表示絵素部のレイアウトを示す図である。

【図5】 絵素電極 - ソースバスライン間容量に起因する縦方向のクロストークの説明図である。

【図6】 図4とは異なる表示絵素部のレイアウトを示す図である。

【図7】 図4および図6とは異なる表示絵素部のレイアウトを示す図である。

【図8】 図7に示す表示絵素部においてビデオ信号の電圧に対して所定電圧 $\Delta V$ を加算した電圧が絵素電極に印加される説明図である。

【図9】 絵素補助容量とその寄生容量を示す概念図である。

【図10】 隣接絵素電極間の結合容量を示す図である。

【図11】 図7に示す表示絵素部において隣接絵素電

25

極間の結合容量を示す図である。

【図12】 図4、図6および図7と同一サイズの従来の絵素構造を有する表示絵素部のレイアウトを示す図である。

【図13】 従来のアクティブマトリクス駆動液晶表示装置における駆動システムの構成例を示す図である。

【図14】 図13において $n=12$ とした場合のサンプルホールド回路の構成例を示す図である。

【図15】 図14におけるR用のサンプルホールド回路によるサンプリングの説明図である。

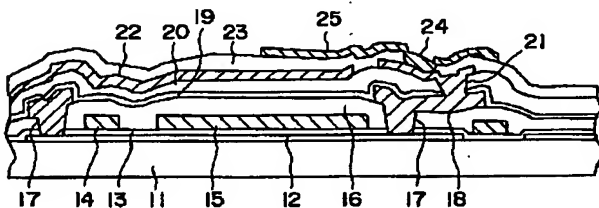
【図16】 データドライバの構成例を示す図である。

【図17】 ライン反転駆動およびフレーム反転駆動における絵素電位の空間分布と時間変化とを示す概念図である。

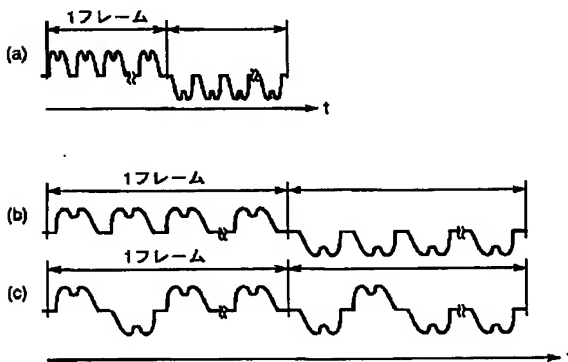
【符号の説明】

- 11…絶縁基板、
- 12…a-Si膜(多結晶Si膜)、
- 13…ゲート酸化膜、
- 14…ゲート電極、

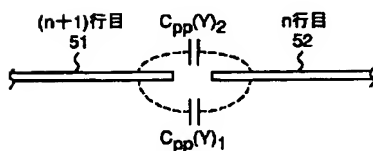
【図1】



【図3】



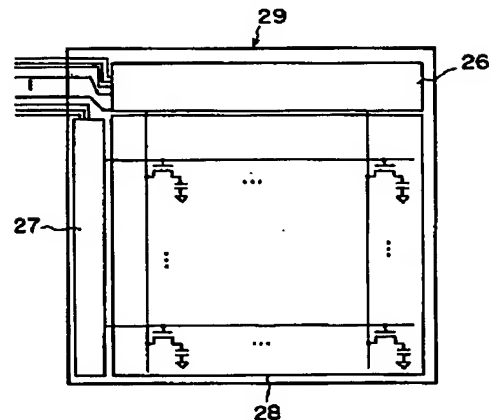
【図10】



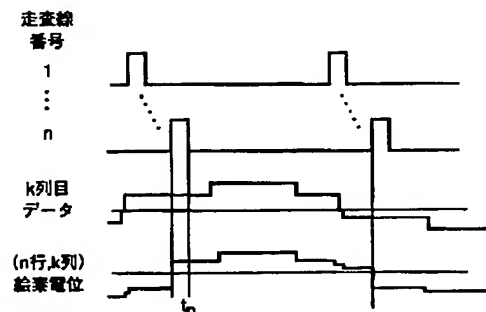
26

- 15, 31, 43, 53…絵素補助電極容量、
- 16…平坦化膜、
- 17, 33, 45, 55…コンタクトホール、
- 18, 35, 47, 57…金属配線、
- 21, 34, 46, 56…ビアホール、
- 22…遮光膜、
- 23…層間絶縁膜、
- 24, 36, 48, 58…絵素コンタクトホール、
- 25, 37, 49, 51, 52…透明絵素電極、
- 26…データドライバ、
- 27…ゲートドライバ、
- 28…液晶表示部、
- 29…駆動回路一体型パネル、
- 32, 44, 54…ゲートバスライン、
- 41…遮光パターン層、
- 42, 59…ソースバスライン、
- 60…TFT、
- 62…遮光層。

【図2】

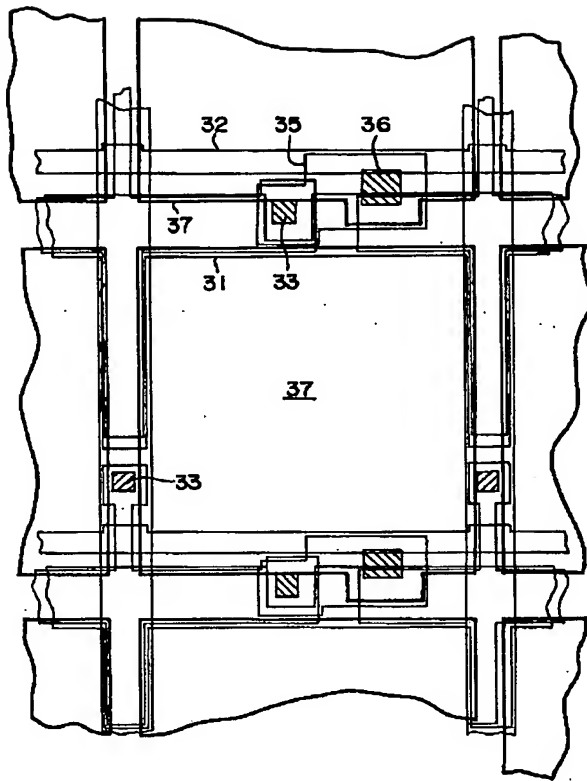


【図5】

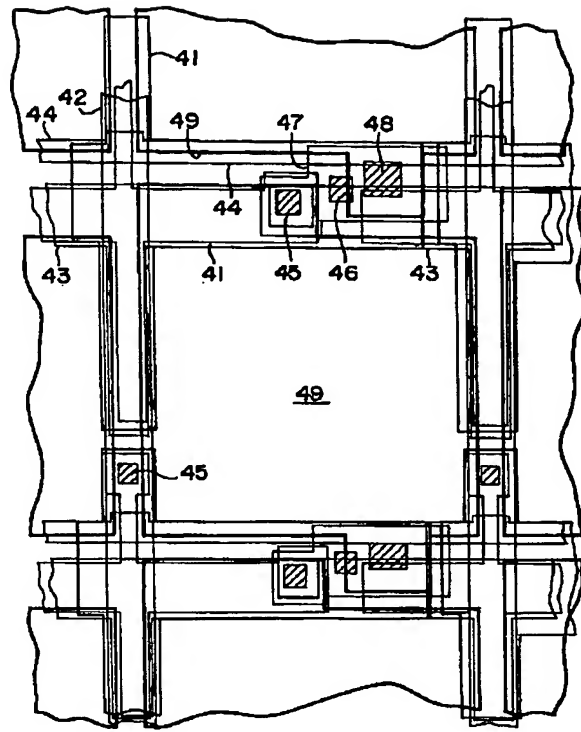




【図4】

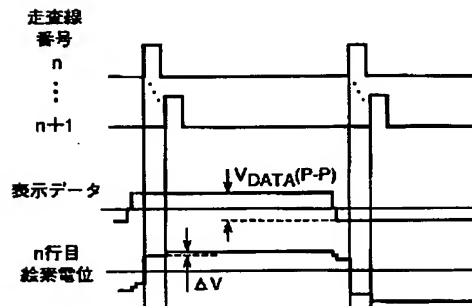


【図6】

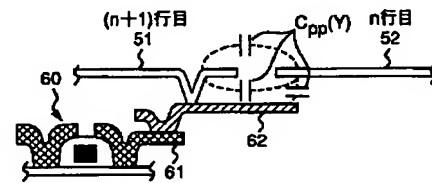
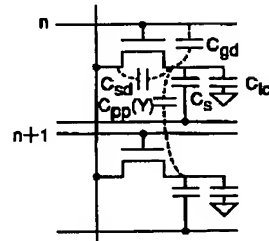


【図11】

【図8】

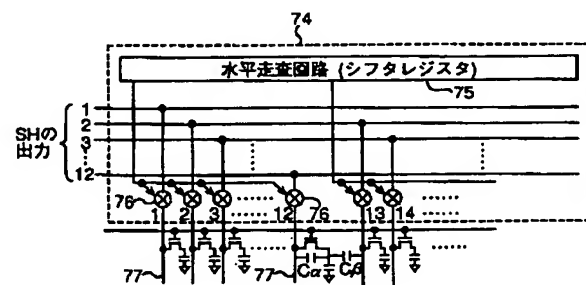
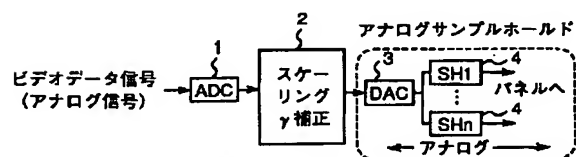


【図9】

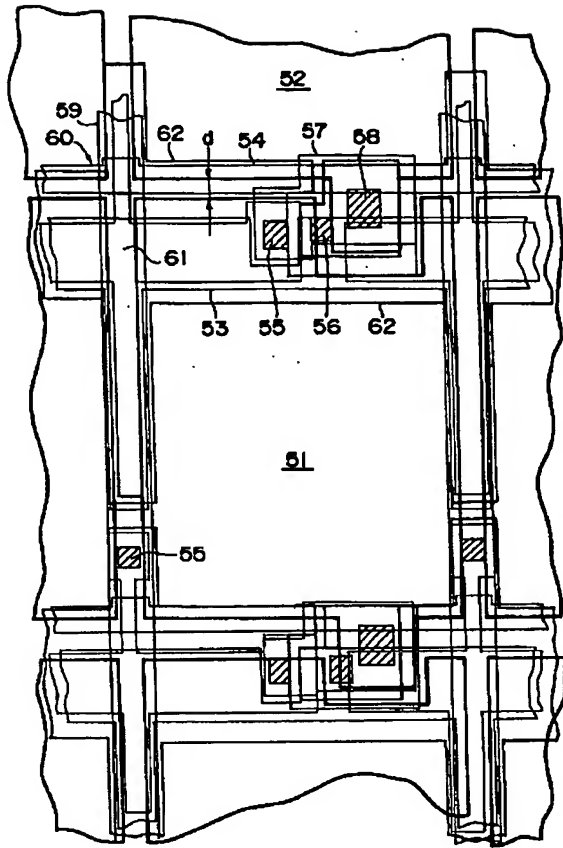


【図16】

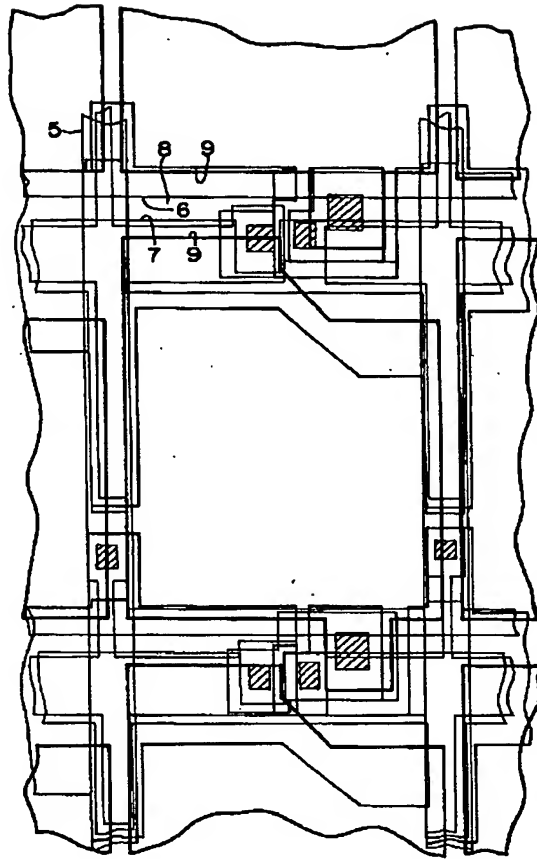
【図13】



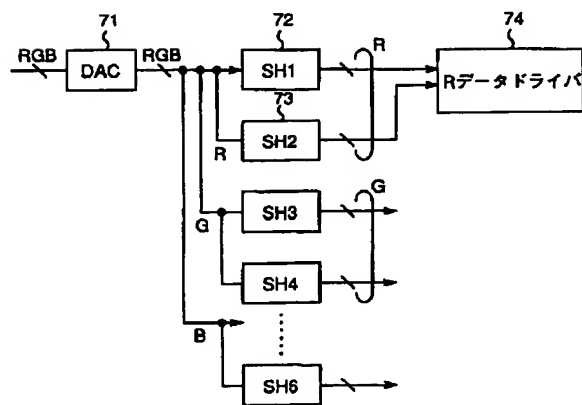
【図7】



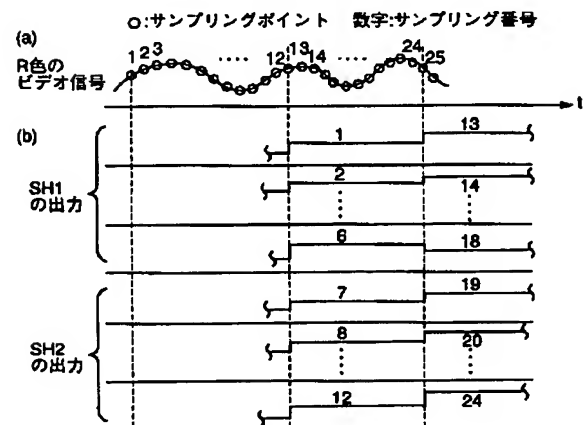
【図12】



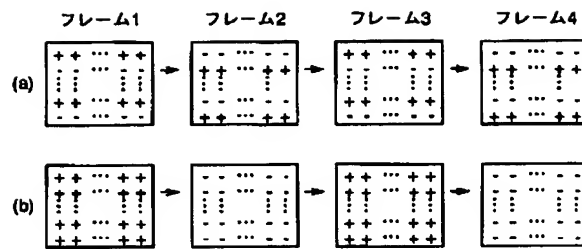
【図14】



【図15】



【図17】



フロントページの続き

(51) Int. Cl. <sup>7</sup>

G 0 9 G 3/36

H 0 1 L 29/786

識別記号

F I

G 0 9 G 3/36

H 0 1 L 29/78

テーマコード(参考)

6 1 2 B

6 1 9 B

F ターム(参考) 2H092 GA20 JB22 JB31 JB54 JB69

KA04 NA01

2H093 NA33 NA36 NA42 NC34 NC40

ND10

5C006 AC09 BB16 BC20 BF31 EC11

FA11 FA23 FA54 GA02 GA03

5C080 AA10 BB05 DD06 DD07 DD25

FF11 JJ02 JJ04 JJ05 JJ06

5F110 AA01 AA21 BB02 CC01 GG02

GG13 HJ01 HJ13 HL06 NN02

NN03 NN22 NN23 NN24 NN41

NN43 NN44 NN73 PP01 PP10

PP34 QQ28